

I- Etude de l'additionneur

1- compléter la table de vérité d'un additionneur complet de deux nombres à 1 bits ; (S_i : somme ; C_{i+1} : la retenue de sortie ; C_i : la retenue d'entrée ; a_i et b_i : bits d'entrées).

a_i	b_i	C_i	C_{i+1}	S_i
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

/1

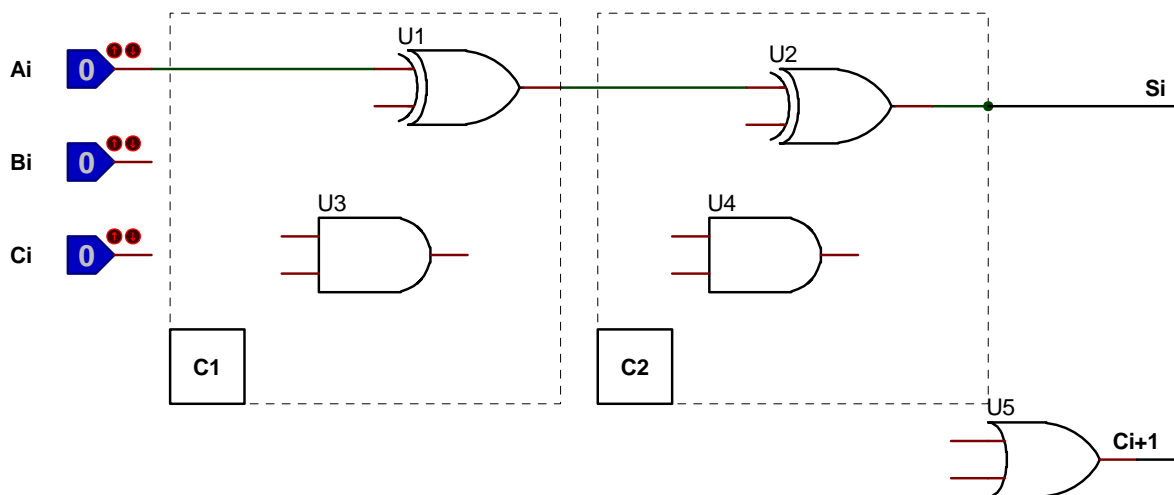
2- Donner les équations logiques simplifiées des sorties.

$C_{i+1} = \dots\dots\dots$

$S_i = \dots\dots\dots$

/1

3- Compléter le logigramme de l'additionneur complet.



/1

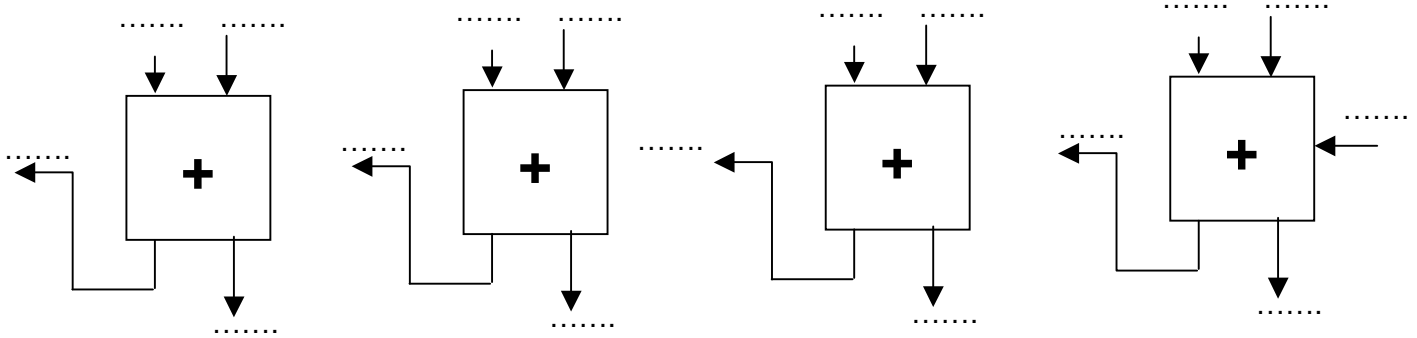
Identifier les boccs C1 et C2.

.....

/1

5- Mettre les entrées et les sorties et compléter le traçage du schéma synoptique de l'additionneur des deux nombres A ($a_3a_2a_1a_0$) et B ($b_3b_2b_1b_0$)

/2



6- On souhaite transformer le montage précédent en un additionneur / soustracteur. On rappelle que dans la représentation en complément à 2. $A - B = A + (-B) = A + \overline{B} + 1$.

Cet additionneur / soustracteur possèdera une entrée de commande « ADD » qui sera utilisée comme suit :

- $ADD = 0$, fonctionnement en additionneur
- $ADD = 1$, fonctionnement en soustracteur

a- Compléter la table de vérité suivante (y_i est l'image de bit b_i ou son complément selon l'opération).

ADD	b_i	y_i
0	0	
0	1	
1	1	
1	0	

/2

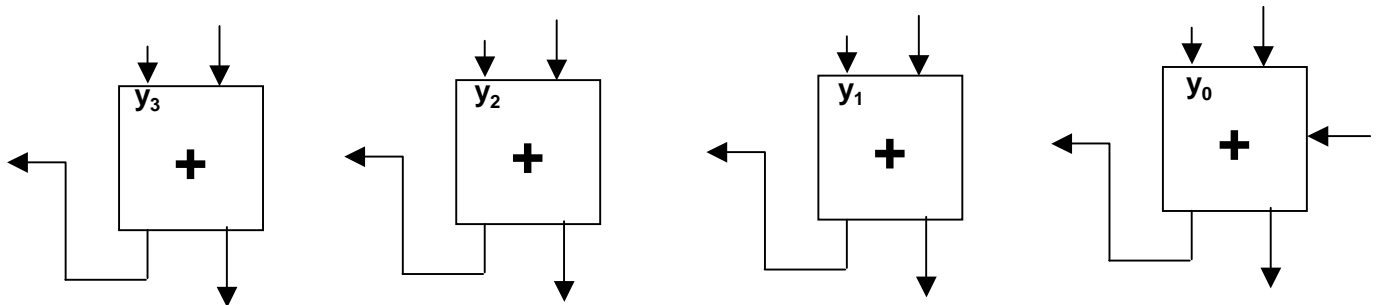
$Y_i = \dots\dots\dots$

b- Compléter le schéma synoptique de l'additionneur soustracteur.

/1

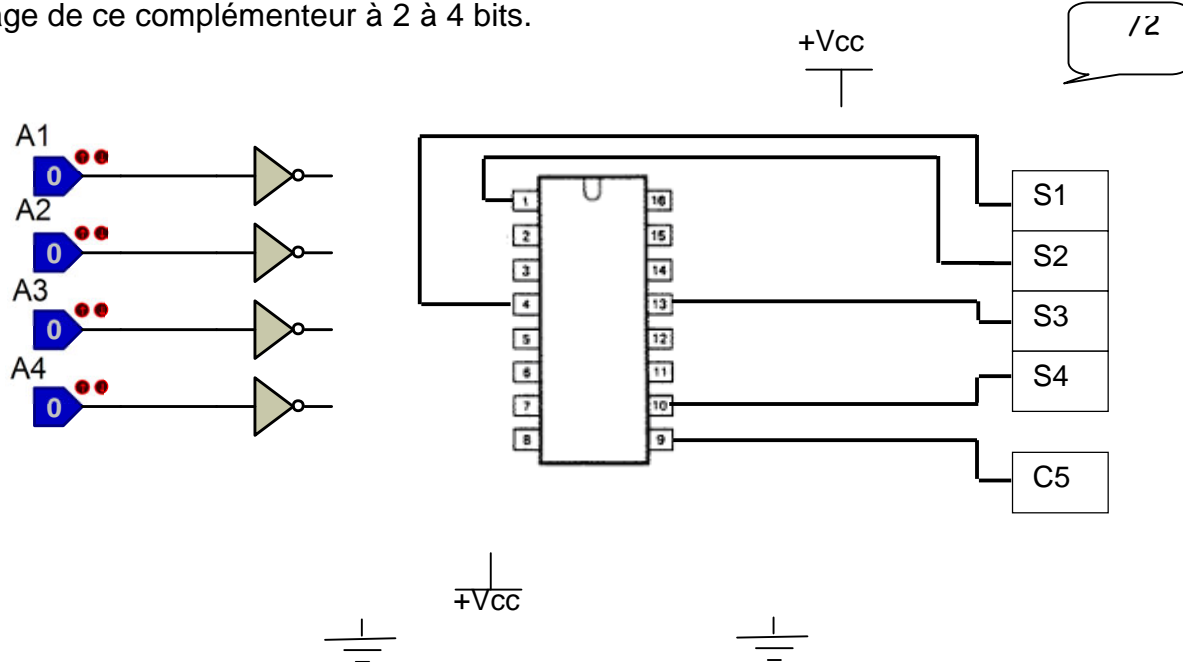


ADD



7- le complémenteur à 2 est un circuit qui effectue le complément à deux d'un nombre binaire (complément à 2 de $A^* = \bar{A} + 1$).

En se référant au dossier technique (circuit additionneur page 2/2) Compléter le schéma de câblage de ce complémenteur à 2 à 4 bits.



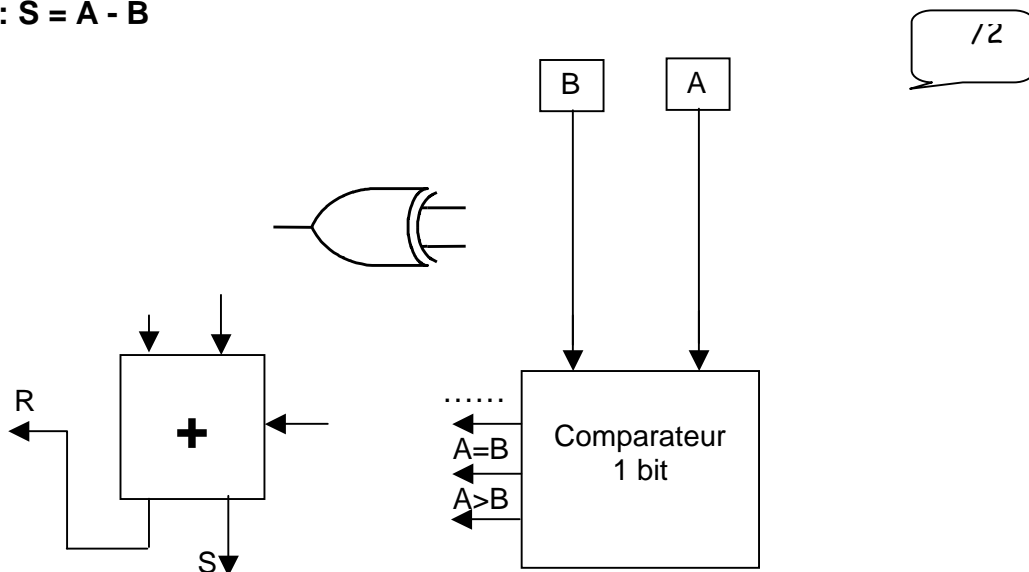
II- Etude du comparateur

Le comparateur existant dans le système compare les volumes des bidons et comportant les trois cellules suivantes :

- additionneur à 1 bit
- comparateur à 1 bit
- porte logique ou exclusif

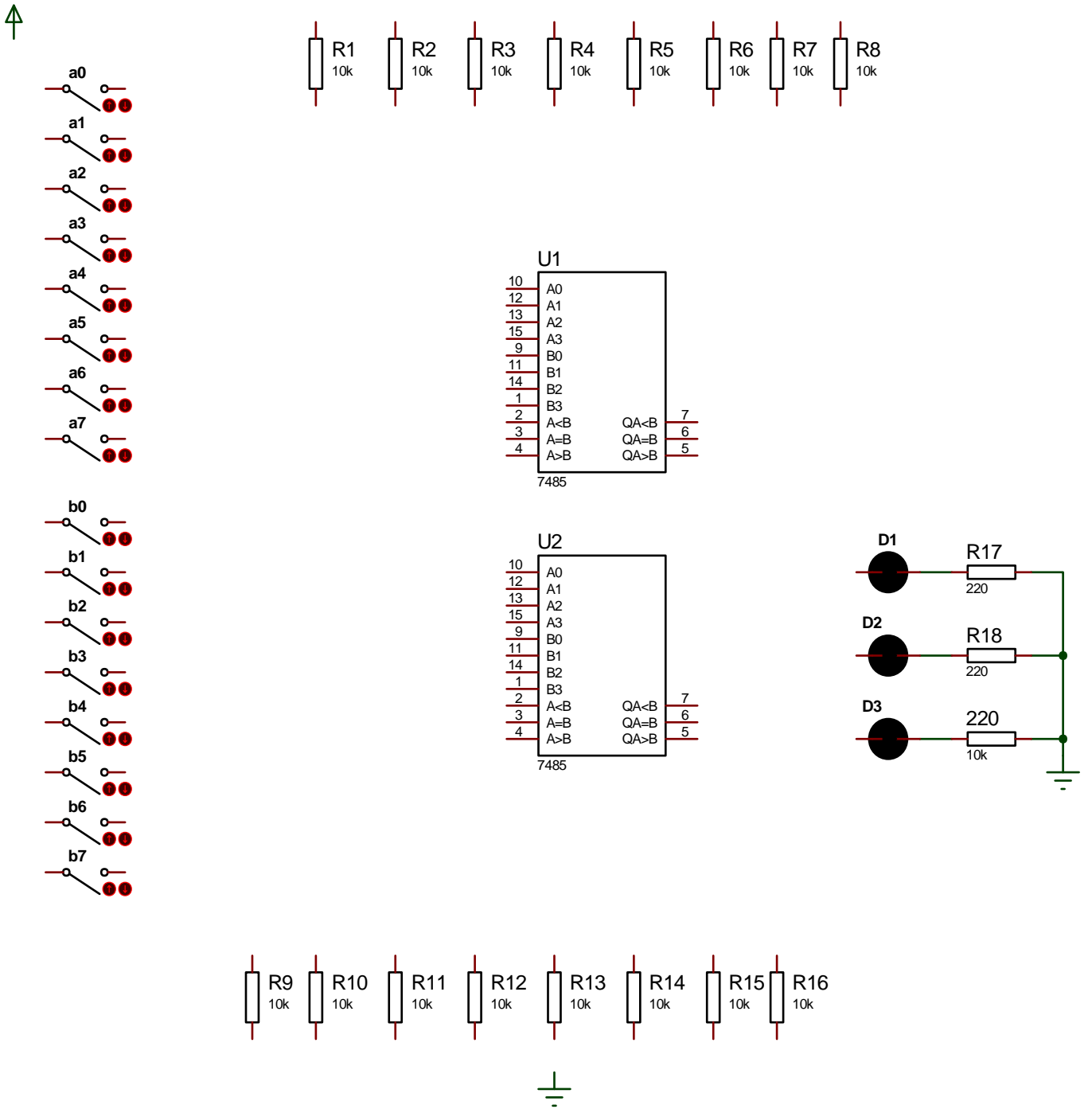
1- Pour $A : A_0$ et $B : B_0$, compléter le logigramme réalisant la fonction S suivante :

- Si $A = B : S = A + B$
- Si $A < B : S = A - B$



2- On compte changer le comparateur précédent par un autre à 8 bits.
Compléter le schéma suivant :

12



III- Etude de l'UAL

Le circuit intégré **74LS381** est une **UAL** qui permet de réaliser des opérations logiques ou arithmétiques entre deux mots de 4 bits : $A = a_3a_2a_1a_0$ et $B = b_3b_2b_1b_0$

La table de fonctionnement est la suivante :

Sélection			Fonction
S2	S1	S0	
0	0	0	Clear
0	0	1	B - A
0	1	0	A - B
0	1	1	A plus B
1	0	0	A OU B
1	0	1	A XOR B
1	1	0	A ET B
1	1	1	Preset

1°) Compléter la table suivante :

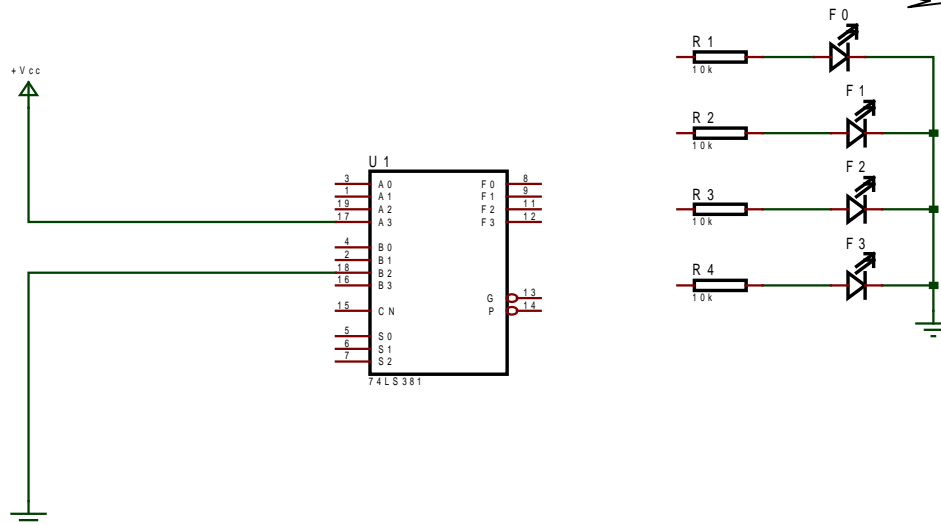
/2

S (s ₂ s ₁ s ₀)	A (a ₃ a ₂ a ₁ a ₀)	B (b ₃ b ₂ b ₁ b ₀)	F(f ₃ f ₂ f ₁ f ₀)
110	0101	0111	
	1111	1101	0010
100	1001	0101	
010	1110		1001
1111	0000	1010	

2°) Compléter le câblage ci-après pour avoir à la sortie:

$$F(F_3F_2F_1F_0) = A(1110) \text{ XOR } B(1001)$$

/2



/1

3°) Indiquer l'état des LEDs (allumées ou éteintes)

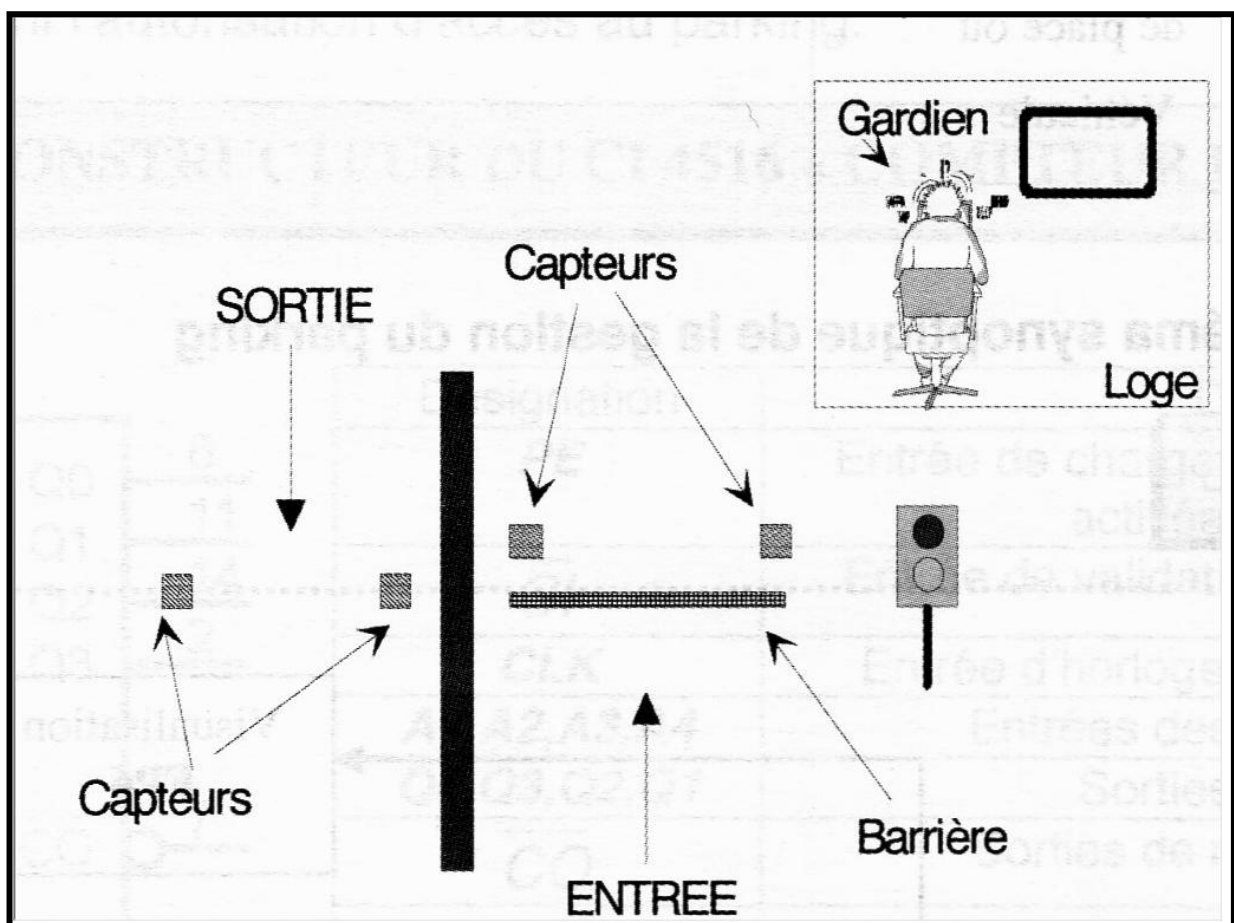
- F0 =
- F1 =
- F2 =
- F3 =

REPUBLICQUE TUNISIENNE MINISTERE DE L'EDUCATION		LYCEE MED ALI ANNABI RAS DJBEL
		DEVOIR DE CONTRÔLE N°1
SECTION :	SCIENCES TECHNIQUES	2009-2010
Epreuve :	GENIE ELECTRIQUE	4 ^{ème} SC.TECH2

CONTROLE D'ACCES DE PARKING

PRESENTATION :

Les responsables de la gestion de ces parkings ont choisi d'autoriser ou d'interdire l'accès par l'installation d'une signalisation bicolore (rouge ou verte) à l'entrée de la voie d'accès du parking. Les responsables peuvent savoir en permanence le nombre de véhicules présents, et en cas de travaux ils doivent pouvoir interdire l'accès ou modifier le nombre de places disponibles.



Le système « contrôleur d'accès au parking » place dans un parking à N places ($0 \leq N \leq 255$) doit :

- Réguler la circulation d'accès au parking en fonction du nombre de places programmées et de nombre de véhicules garés présents dans le parking.
 - Si le nombre de véhicules garés est inférieur à N programmé, une lampe verte est allumée, signalant l'autorisation d'accès au parking (ouverture de la barrière).
 - Si le nombre de véhicules garés est égal à N programmé, une lampe rouge est allumée, signalant l'interdiction d'accès au parking (fermeture de la barrière).
- Avertir les automobilistes par une signalisation visuelle sur l'accès du parking (rouge ou verte).

Remarque : A tout moment le gardien peut actionner l'interrupteur « feu rouge » pour interdire l'accès même si le nombre maximum de N n'est pas atteint pour cause des travaux, d'accident ou de réservation de places

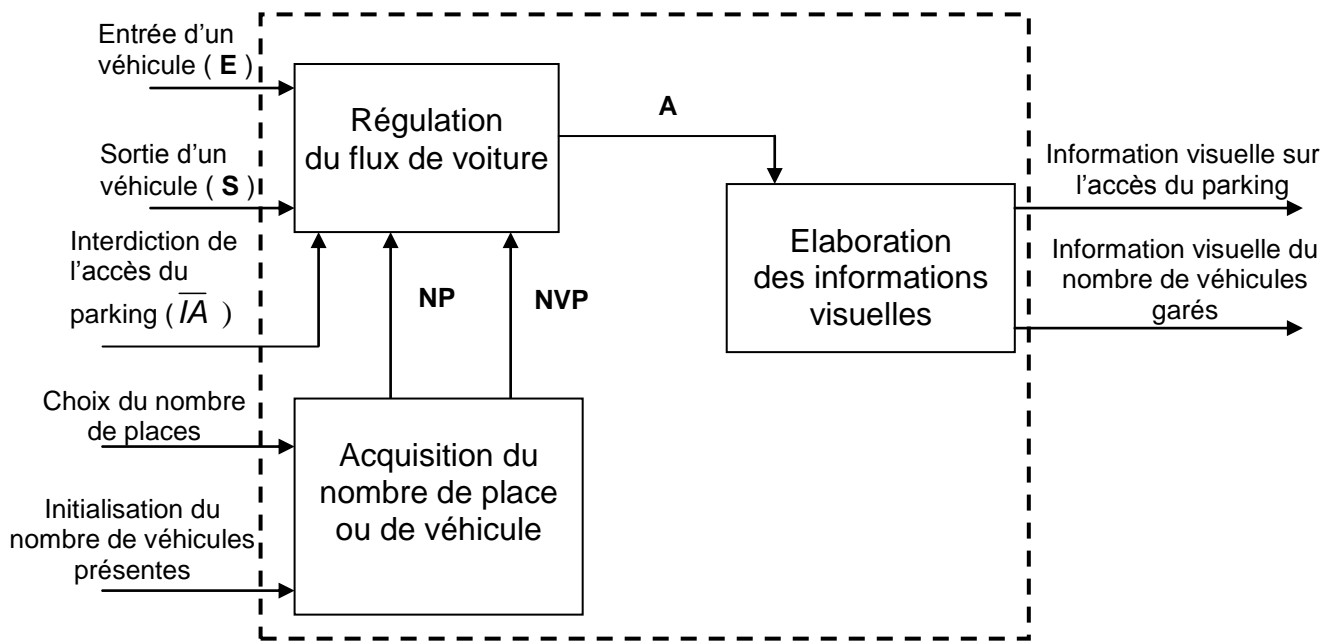
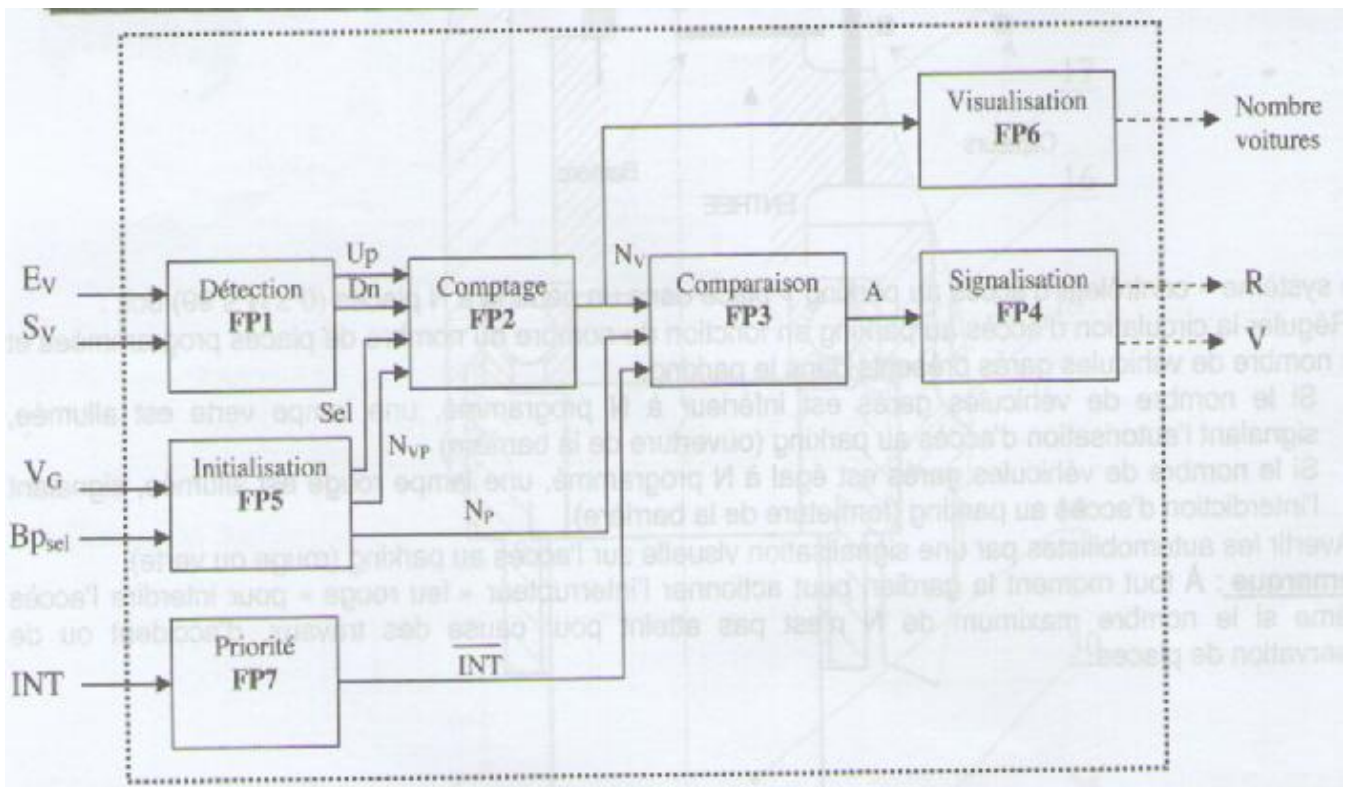


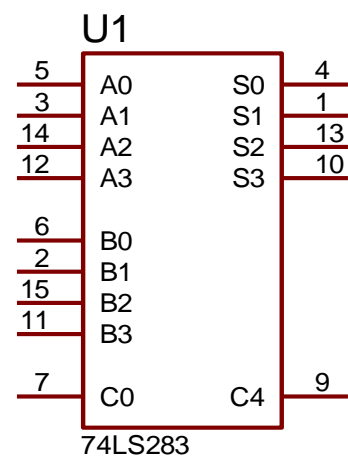
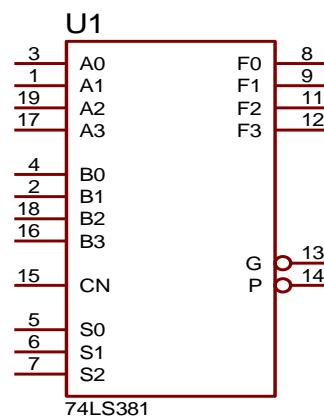
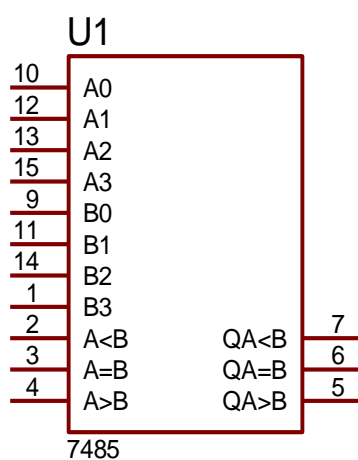
Schéma synoptique de la gestion du parking

SCHEMA FONCTIONNEL :



- **Ev** : entrée d'un véhicule.
- **Sv** : sortie d'un véhicule.
- **Up** : signal logique sous forme d'impulsions au niveau logique bas lorsqu'un véhicule entre dans le parking .
- **Dn** : signal logique sous forme d'impulsions au niveau logique bas lorsqu'un véhicule sort du parking .
- **VG** : nombre de voitures garées.

- **Bpsel** : bouton poussoir permettant la validation (ou chargement) de la mise à jour du nombre de voiture garées (**Nvp**) par réglage des roues codeuses. Si **Bpsel** n'est pas appuyé, les roues codeuses indiquent le nombre de places du parking (**Np**).
- **Np** : mot de huit bits codé en binaire représentant le nombre de places du parking.
- **Nvp** : mot de huit bits codé en binaire représentant le nombre de véhicules présents dans le parking (utilisé pour la mise en fonctionnement ou la correction d'anomalie)
- **Sel** : permet la validation (ou le chargement) du nombre de véhicules présents dans le parking lors de la mise
- **INT** : bouton poussoir permettant d'interdire l'accès au parking.
- \overline{INIT} : signal logique permet l'interdiction d'accès au parking en cas de travaux, etc..
- **Nv** : mot de huit bits codé en binaire représentant le nombre de véhicules garées.
- **A** : signal logique permettant la commande de l'allumage d'un feu vert en cas d'autorisation s'accès au parking et un feu rouge dans le cas contraire.
- **R** : feu rouge signalant l'interdiction d'accès au parking.
- **V** : feu vert signalant l'autorisation d'accès au parking.



FUNCTION TABLE : 7485

COMPARING INPUTS				CASCADING INPUTS			OUTPUTS		
A ₃ , B ₃	A ₂ , B ₂	A ₁ , B ₁	A ₀ , B ₀	I _{A>B}	I _{A<B}	I _{A=B}	Q _{A>B}	Q _{A<B}	Q _{A=B}
A ₃ >B ₃	X	X	X	X	X	X	H	L	L
A ₃ <B ₃	X	X	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ >B ₂	X	X	X	X	X	H	L	L
A ₃ =B ₃	A ₂ <B ₂	X	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ >B ₁	X	X	X	X	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ <B ₁	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ >B ₀	X	X	X	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ <B ₀	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	H	L	L	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	L	H	L	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	L	L	H	L	L	H
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	X	X	H	L	L	H
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	H	H	L	L	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	L	L	L	H	H	L

Notes

1. H = HIGH voltage level
L = LOW voltage level
X = don't care

FUNCTION TABLE : 74LS283

PINS	C _{IN}	A ₁	A ₂	A ₃	A ₄	B ₁	B ₂	B ₃	B ₄	Σ ₁	Σ ₂	Σ ₃	Σ ₄	C _{OUT}	EXAMPLE ⁽²⁾
logic levels	L	L	H	L	H	H	L	L	H	H	H	L	L	H	
active HIGH	0	0	1	0	1	1	0	0	1	1	1	0	0	1	(3)
active LOW	1	1	0	1	0	0	1	1	0	0	0	1	1	0	(4)

Note

1. H = HIGH voltage level
L = LOW voltage level

2. **example**

1001
1010

10011

3. for active HIGH, example = (9 + 10 = 19)

4. for active LOW, example = (carry + 6 + 5 = 12)

FUNCTION TABLE : 74LS381

SELECTION			ARITHMETIC/LOGIC OPERATION
S2	S1	S0	
L	L	L	CLEAR
L	L	H	B MINUS A
L	H	L	A MINUS B
L	H	H	A PLUS B
H	L	L	A ⊕ B
H	L	H	A + B
H	H	L	AB
H	H	H	PRESET

H = high level, L = low level